

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
10 mars 2005 (10.03.2005)

PCT

(10) Numéro de publication internationale
WO 2005/022741 A1

(51) Classification internationale des brevets⁷ : **H03F 1/02**,
3/60, 3/72, H01P 5/00

Jean-Philippe [FR/FR]; 24, rue des Coquelicots, F-31270
Villeneuve (FR).

(21) Numéro de la demande internationale :
PCT/FR2004/001748

(74) Mandataires : **LAMOUREUX, Bernard** etc.; Compag-
nie Financière Alcatel, Département Propriété Industrielle,
54 rue La Boétie, F-75008 Paris (FR).

(22) Date de dépôt international : 5 juillet 2004 (05.07.2004)

(81) États désignés (sauf indication contraire, pour tout titre de
protection nationale disponible) : AE, AG, AL, AM, AT,
AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO,
CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG,
KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG,
MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH,
PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN,
TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
03/09421 31 juillet 2003 (31.07.2003) FR

(71) Déposant (pour tous les États désignés sauf US) : **ALCA-
TEL** [FR/FR]; 54, rue La Boétie, F-75008 Paris (FR).

(84) États désignés (sauf indication contraire, pour tout titre
de protection régionale disponible) : ARIPO (BW, GH,
GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM,

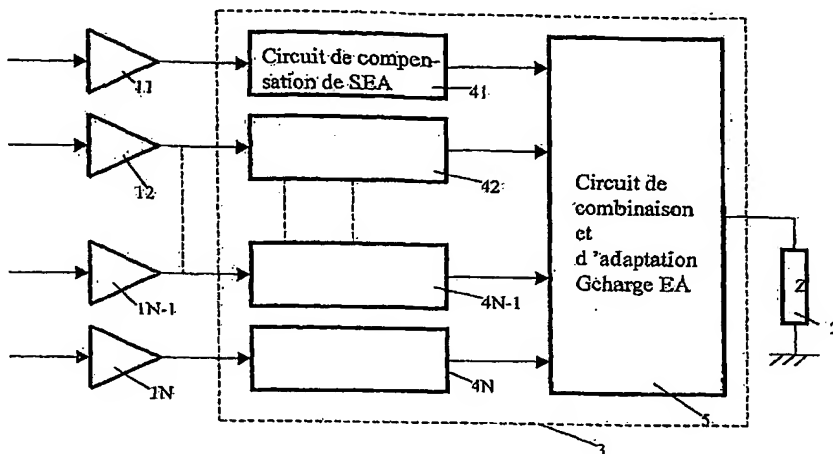
(72) Inventeur; et

(75) Inventeur/Déposant (pour US seulement) : **FRAYSSE**,

[Suite sur la page suivante]

(54) Title: **AMPLIFIER WITH HIGH OUTPUT POWER DYNAMICS**

(54) Titre : **AMPLIFICATEUR A GRANDE DYNAMIQUE DE PUISSANCE DE SORTIE**



41 ... SUSCEPTANCE COMPENSATING CIRCUIT
5 ... CONDUCTANCE COMBINING AND ADAPTING CIRCUIT

(57) Abstract: The invention concerns an amplifier comprising a specific number of N active elements (11 to 1N) coupled in parallel to a load impedance (2) via an adaptive device (3) including at least a specific number of N referenced susceptance compensating circuits (41 to 41N). The susceptance compensating circuits (41 to 41N) are connected respectively to the outputs of the N active elements (11 to 1N) to compensate the output susceptance of the active elements and to a conductance combining and adapting circuit (5) having N inputs connected respectively to the outputs of the N susceptance compensation circuits and an output connected to the load impedance (2) of the amplifier. The invention is applicable to microwave amplifiers with high output power dynamics.

[Suite sur la page suivante]

WO 2005/022741 A1



ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

- avec rapport de recherche internationale
- avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues

Déclaration en vertu de la règle 4.17 :

- relative à la qualité d'inventeur (règle 4.17.iv)) pour US seulement

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(57) Abrégé : L'amplificateur comprend un nombre déterminé N d'éléments actifs (11 à 1N) couplés en parallèle à une impédance de charge (2) par l'intermédiaire d'un dispositif d'adaptation (3) comportant un nombre déterminé N de circuits de compensation de susceptance référencés (41 à 4N). Les circuits de compensation de susceptance (41 à 4N) sont reliés respectivement aux sorties des N éléments actifs (11 à 1N) pour compenser les susceptances de sortie des éléments actifs et à un circuit de combinaison et d'adaptation des conductances (5) possédant N entrées reliées respectivement aux sorties des N circuits de compensation des susceptances et une sortie reliée à l'impédance de charge (2) de l'amplificateur. Application aux amplificateurs hyperfréquences à grande dynamique de puissance de sortie.